

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-242978
(43)Date of publication of application : 02.09.1994

(51)Int.Cl. G06F 11/14
G06F 1/00

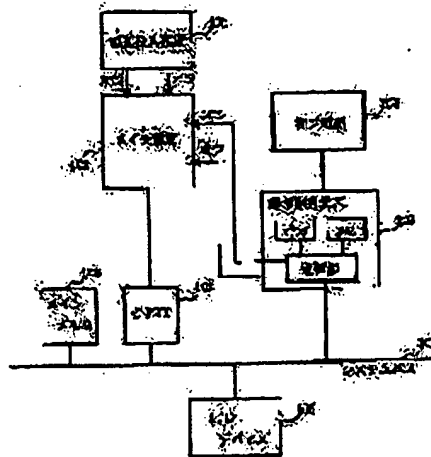
(21)Application number : 05-047469
(22)Date of filing : 12.02.1993

(71)Applicant : HITACHI LTD
(72)Inventor : KOBAYASHI YOSHIHIRO
KINOSHITA NOBORU

(54) FAULT RECOVERY PROCESSING SYSTEM

(57)Abstract:

PURPOSE: To automatically turn on and off the power source repeatedly by a specified frequency when the system is started up even in case of a fault which is not a power circuit fault and to start the operation as it is if the fault is a temporary fault.
CONSTITUTION: A computer system is provided with a power source controller 103 which consists of a counter for retrieval frequency counting, a memory for storing a specified retrieval counted value and specified power-ON time, and a control part and is supplied with electric power from a subordinate power source 104. If a fault occurs when the system is started up, the control part updates the retrieval frequency in the counter and turn off the power source 102 of the system unless the retrieval frequency exceeds the specified retrieval counted value, and performs a restarting process for turning ON the power source 102 after the specified power-ON time has elapsed, and the restarting processing is repeated unless the retrieval frequency exceeds the retrieval counted value each time a fault occurs successively to send an operation stop instruction to the processor 105 of the system when the retrieval counted value is exceeded and an operation start indication to the processor 105 of the system when no fault occurs.



LEGAL STATUS

[Data of request for examination] 05.02.1997
[Date of sending the examiner's decision of rejection] 25.04.2000
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C): 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-242978

(43)公開日 平成6年(1994)9月2日

(51)Int Cl²

G 0 6 F 11/14
1/00

級別記号 庁内整理番号

3 1 0 C 7313-5B
3 7 0 D 7165-5B

F I

技術表示箇所

審査請求 未請求 請求項の数 2 F D (全 5 頁)

(21)出願番号

特願平5-47469

(22)出願日

平成5年(1993)2月12日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 小林 好博

愛知県尾張旭市曙丘町池上1番地 株式会
社日立製作所オフィスシステム事業部内

(72)発明者 木下 登

愛知県尾張旭市曙丘町池上1番地 株式会
社日立製作所オフィスシステム事業部内

(74)代理人 弁理士 笹岡 茂 (外1名)

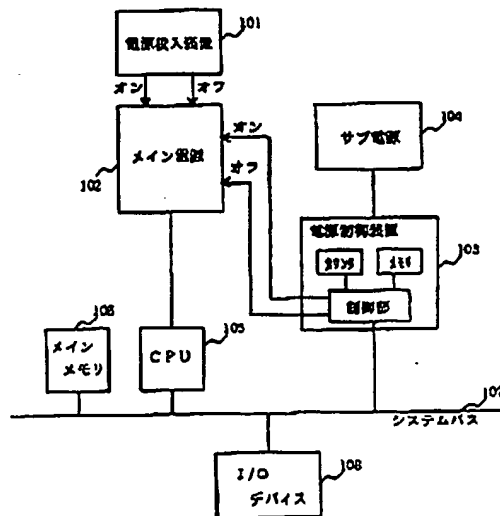
(54)【発明の名称】 障害回復処理方式

(57)【要約】

【目的】 システム立ち上げ時に、電源回路障害以外でも自動的に電源のオン/オフを所定の回数だけ繰返し、一時的な障害ならそのまま運転開始可能にする。

【構成】 計算機システムに、リトライ回数計数用カウンタと所定リトライカウント値および所定電源投入時間を記憶するメモリと制御部からなり、サブ電源104から電源供給を受ける電源制御装置103を設ける。上記制御部は、システム立ち上げ時に障害が発生した場合、カウンタのリトライ回数を更新して該リトライ回数が所定リトライカウント値を超えないときシステムの電源102をオフし、所定電源投入時間経過後に電源102をオンする再起動処理を行ない、引き続き障害が発生する度にリトライ回数がリトライカウント値を超えないとき前記再起動処理を繰返し、超えたときシステムの処理装置105に運転停止を指示し、障害が発生しない場合には、システムの処理装置105に運転開始を指示する。

【図1】



【特許請求の範囲】

【請求項1】 電源装置と、1/Oデバイスと、メインメモリと、処理装置を備える計算機システムにおける障害回復処理方式であって、リトライ回数を計数するカウンタと所定のリトライカウント値および所定の電源投入時間を記憶するメモリと制御部からなりサブ電源から電源供給を受ける電源制御装置を設け、

前記電源制御装置の制御部は、システム立ち上げ時に障害が発生した場合には、前記カウンタのリトライ回数を更新して該リトライ回数が前記所定のリトライカウント値を超えないとき前記電源装置の電源をオフし、前記所定の電源投入時間の経過後に電源をオンする再起動処理を行ない、引続き障害が発生する度に前記リトライ回数が前記リトライカウント値を超えないとき前記再起動処理を繰返し、前記リトライ回数が前記所定のリトライカウント値を超えたとき前記処理装置に運転停止を指示し、障害が発生しない場合には、前記処理装置に運転開始を指示するように構成されたことを特徴とする障害回復処理方式。

【請求項2】 請求項1記載の障害回復処理方式において、前記電源制御装置のメモリに電源オン/オフ抑止フラグ領域を設け、前記電源制御装置の制御部は、前記処理装置に運転開始を指示するとき、前記メモリの電源オン/オフ抑止フラグ領域に電源オン/オフ抑止フラグをセットするようにしたことを特徴とする障害回復処理方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、計算機システムの障害回復処理に関連し、オペレータ介入なしでの電源再投入による障害回復処理に関する。

【0002】

【従来技術】 自己復旧装置付きの電源に関する先行技術としては、例えば、特開昭61-189125に開示されているように、電源回路のアラーム信号端子にアラーム検出回路を接続しアラーム信号を検出すると電源回路を停止させ、遅延リセット回路によって一定時間経過した後、アラーム検出回路をリセットするとともに電源回路を再起動させ、これにより、電源回路の一時的な故障であれば、そのまま運転を開始させることができるという技術が知られている。

【0003】

【発明が解決しようとする課題】 上記従来技術は、電源回路の一時的な障害であれば電源を一定時間停止させ、再起動させることを所定の回数だけ自動的に行う。それにより、運転を続行させることができるが、電源回路以外の障害が発生した場合には、電源のオン/オフを自動的にできないという問題点があった。本発明の目的は、システム立ち上げ時において、電源回路の障害以外

でも自動的に電源のオン/オフを所定の回数だけ繰返し、一時的な障害であればそのまま運転を開始できることを可能とすることにある。

【0004】

【課題を解決するための手段】 計算機システムに、リトライ回数を計数するカウンタと所定のリトライカウント値および所定の電源投入時間を記憶するメモリと制御部からなりサブ電源から電源供給を受ける電源制御装置を設ける。電源制御装置の制御部は、システム立ち上げ時に障害が発生した場合には、カウンタのリトライ回数を更新して該リトライ回数が所定のリトライカウント値を超えないときシステムの電源装置の電源をオフし、所定の電源投入時間の経過後に電源をオンする再起動処理を行ない、引続き障害が発生する度にリトライ回数がリトライカウント値を超えないとき前記再起動処理を繰返し、前記リトライ回数が前記所定のリトライカウント値を超えたときシステムの処理装置に運転停止を指示し、障害が発生しない場合には、システムの処理装置に運転開始を指示するように構成されるようにしている。また、電源制御装置のメモリに電源オン/オフ抑止フラグ領域を設け、電源制御装置の制御部は、システムの処理装置に運転開始を指示するとき、メモリの電源オン/オフ抑止フラグ領域に電源オン/オフ抑止フラグをセットするようにしている。

【0005】

【作用】 オペレータによるシステムの電源投入後、システムが立ち上がるまでに障害が発生した場合、所定の電源投入時刻を記憶するメモリを有した電源制御装置は、システムの電源をオフして、オフした後、前記メモリに記憶された電源投入時刻によって再度システムの電源をオンさせる。また、前記の電源制御装置は、バッテリーまたは常時通電された電源部によってバックアップされているため一度電源がオフされてもメモリに記憶された電源投入時刻の値を保持することができる。さらに、このメイン電源をオン/オフさせるリトライカウント値を前記電源制御装置のメモリにセットさせることにより、メイン電源はセットされた回数だけは自動的にシステムの電源のオン/オフ動作を繰り返すことができる。これによって、システム立ち上げ時に障害が発生した場合には、所定のリトライカウント値をオーバーするまで自動的に電源のオン/オフを繰返し、オペレータ自身が再度電源オン/オフする手間を省くことができ、一時的な障害であればシステムの回復を行うことができる。

【0006】

【実施例】 以下、本発明の実施例を図面により説明する。図1に本発明で使用する計算機システムの概略を示すブロック図である。

【0007】 同図において、101は、オペレータの操作によりメイン電源を投入する電源投入装置、102は、電源制御装置103によりオン/オフ制御可能な電

源装置、103は電源制御装置、104は、103の電源制御装置に電力を供給する電源であり、バッテリーまたは常時通電されたサブ電源である。105はCPU、106はメインメモリ、107は、CPU105、メインメモリ106、電源制御装置103などとデータ、アドレス、制御情報の送受信を可能にするためのシステムバス、108はI/Oデバイスである。

【0008】上記電源制御装置103は、カウンタ、メモリ、そしてマイクロコンピュータ等からなる制御部とで構成され、上記メモリには後述する所定のリトライカウント値、電源がオフしてからオンするまでの所定の時間である電源投入時間を記憶し、電源オン/オフ抑止フラグ領域が設けられている。この装置は、オペレータがメイン電源をオンした後、CPU105が障害を検出した場合、CPU105から障害検出信号を受信し、制御部がリトライの回数をカウントする上記カウンタをカウンタアップし、メイン電源102にオフ信号を送信し、オフ信号を送信してから時間が上記のメモリに記憶されている所定の電源投入時間を経過するのを監視し、経過すると、メイン電源102にリトライのためにオン信号を送信してメイン電源102をオンして再度システム立ち上げを始める再起動処理を行なう。再度障害を検出した場合には、上述と同様な再起動処理を行なうが、カウンタのリトライ回数とメモリに記憶されている所定のリトライカウント値を比較し、リトライ回数が所定のリトライカウント値をオーバーするまでの回数のみ再起動処理を繰り返す。カウントオーバーした場合には、メイン電源102はオンのままとし、CPU105を停止させる。また、障害が検出されなかった場合には、CPU105からその旨の信号を受信し、制御部はメモリの電源オン/オフ抑止フラグ領域に電源オン/オフ抑止フラグをセットし、CPU105に運転開始を指示する。

【0009】図2は、実施例におけるシステムの電源投入後の処理のフローチャートを示す。ステップ201でオペレータは、電源投入装置101によってメイン電源を投入する。ステップ202では、オペレータの電源投入後、電源制御装置103がCPU105から電源投入信号を受け、制御部がカウンタに記憶されているリトライ値をクリアしておく。ステップ203は、CPUによるシステムの自己診断、ステップ204は、CPUによるIPLプログラムの動作である。そして、ステップ205はCPUによる障害検出判定であり、障害発生を検出した場合は障害検出信号を電源制御装置103に送出してステップ206に行き、検出しなかった場合は障害検出信号を電源制御装置103に送出してステップ211に行く。ステップ206では、電源制御装置103の制御部がカウンタのリトライ回数をカウンタアップする。ステップ207では、制御部がカウンタのリトライ回数とメモリに記憶された所定のリトライカウント値を比較し、その回数がリトライカウント値をオーバーして

いなければステップ208へ、オーバーしていればステップ213へ行く。ステップ208では、電源制御装置103の制御部が電源オフ信号をメイン電源102に送出し、メイン電源102をオフする。ステップ209では、制御部が、電源オフ信号を送出してから時間がメモリに記憶されている所定の電源投入時間を経過するかどうかを制御部が監視し、経過するとステップ210に進む。ステップ210では、制御部が電源オン信号をメイン電源102に送出し、メイン電源102をオンする。そして、ステップ203に戻る。ステップ211では、電源制御装置103の制御部が障害検出信号を受けて、メモリの電源オン/オフ抑止フラグ領域に電源オン/オフ抑止フラグをセットし、CPUに運転開始を指示し、ステップ212の運転開始を行なわせる。電源オン/オフ抑止フラグは、システムが正常に立ち上がった後、業務を開始させるプログラムが行われている最中に障害が発生した場合、電源をオフさせないようにすることと、オペレータがシステム装置のメイン電源を業務終了などによって、故意にオフさせた後にメイン電源が自動的にオンしないように設けたものである。ステップ213では、電源制御装置103の制御部が、メイン電源をオンさせたままで、CPUに運転停止を指示し、CPUを停止させる。

【0010】本実施例によれば、システム立ち上げ時に発生する一時的な障害であれば、オペレータ自身が何度も電源のオン/オフする手間を省くことが可能になり、自動的に電源のオン/オフを繰り返してシステムの運転が開始され、継続的な障害であれば復帰動作を禁止させてシステム装置は停止することになる。

【0011】なお、電源制御装置103のカウンタを、リトライ回数が所定のリトライカウント値をオーバーしたときカウントオーバー信号を出力し、オーバーしないとき非カウントオーバー信号を出力するものとし、メモリにはリトライカウント値を記憶しないようにしてもよい。また、所定の電源投入時間を記憶したメモリと制御部によりタイマ機能を達成しているが、これに代えて、所定の電源投入時間が経過すると経過信号を出力するタイマを制御部に設けるようにしてもよい。また、メイン電源オン後に障害が発生した場合、電源をオン/オフさせる動作を自動で行うか手動で行うかは、オペレータ自身が最初の電源操作時において選択するようにしてもよい。

【0012】

【発明の効果】本発明によれば、システム装置の立ち上げ時に発生する障害が一時的なものであれば、セットした回数だけは自動的に電源のオン/オフを繰り返して、再度オペレータ自身によって電源のオン/オフする手間を省き、システムの回復処理が可能となる。

【図面の簡単な説明】

【図1】本発明における障害回復処理方式をもつ計算機

システムの構成を示すブロック図である。

【図2】実施例におけるシステムの電源投入後の処理のフローチャートを示す図である。

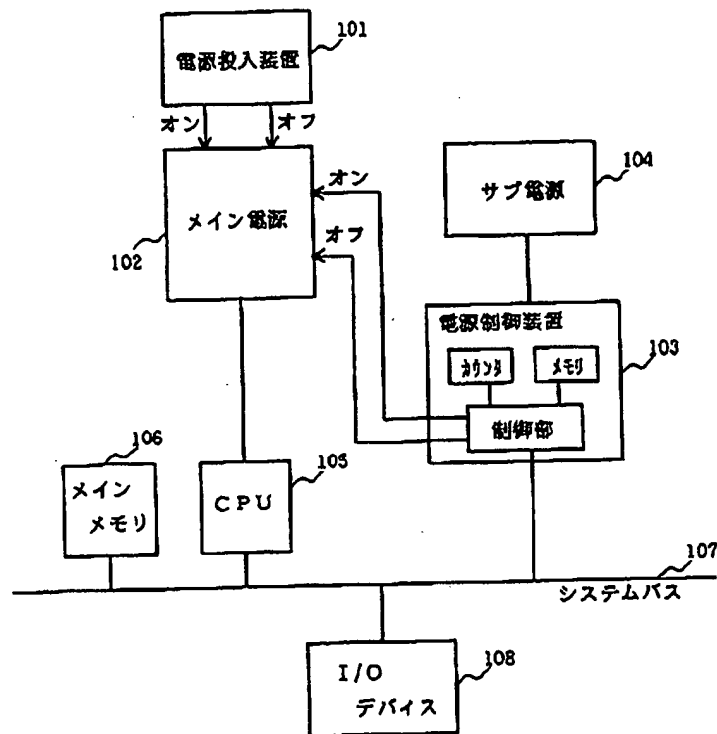
【符号の説明】

101：電源投入装置
102：メイン電源

103：電源制御装置
104：サブ電源
105：CPU
106：メインメモリ
107：システムバス
108：I/Oデバイス

【図1】

【図1】



【図2】

【図2】

